

# РЕАЛИЗАЦИЯ АВТОМАТОВ НА VHDL И VERILOG.

## Как определяется автомат в теории

$SM = (STset, ST0, Iset, Oset, Fst, Fout)$

- $STset$  — множество возможных состояний автомата.
- $ST0$  — начальное состояние.
- $Iset$  — множество входных символов.
- $Oset$  — множество выходных символов.
- Функция состояния  $Fst: STset \times Iset \rightarrow STset$ .
- Функция выхода ( $Fout: STset \times Iset \rightarrow STset$ ) или ( $Fout: STset \rightarrow STset$ ).

## Как реализуется автомат на VHDL и Verilog.

Автомат на языках VHDL и Verilog представляет собой модуль, имеющий следующие обязательные части:

- Один или несколько входных портов, через которые в автомат будут поступать входные символы. При этом:
  - Мощность множества  $Iset$  будет равна  $2^N$ , где  $N$  — суммарное количество разрядов во всех портах, через которые автомат получает входные символы.
  - Считается, что входные символы поступают на автомат каждый такт.
  - Все значения на всех соответствующих портах считаются одним входным символом.
- Один или несколько выходных портов, через которые автомат будут выдавать выходные символы. При этом:
  - Мощность множества  $Oset$  будет равна  $2^N$ , где  $N$  — суммарное количество разрядов во всех портах, через которые автомат выдаёт выходные символы.
  - Считается, что выходные символы выдаются автоматом каждый такт. Если же необходимо выдавать символы реже, чем раз в такт, то частью выходного символа делают флаг валидности данных, который устанавливается в 1 лишь тогда, когда автомат хочет сообщить что-либо осмысленное на выход.
  - Все значения на всех соответствующих портах считаются одним выходным символом.
- Один или несколько регистров, в которых будет запоминаться текущее состояние. При этом:
  - Мощность множества  $STset$  будет равна  $2^N$ , где  $N$  — суммарное количество разрядов во всех регистрах, хранящих состояние автомата. Следовательно, в случае когда необходимое число состояний меньше  $2^N$ , в автомате появляются запрещённые состояния, т.е. такие состояния, которые не предусмотрены моделью, но образуются в результате особенностей реализации.
  - С точки зрения реализации запрещённые состояния — это такие же состояния, как и те, что предусмотрены моделью.
  - Все значения на всех соответствующих регистрах считаются одним символом состояния.
- Процесс, реализующий функцию состояния, при помощи логических или арифметических операций. При этом:
  - Считается, что новое состояние присваивается каждый такт, а случаи, когда автомат более одного такта находится в одном состоянии считаются переходом из некоторого состояния в него же.
  - Функция состояния может зависеть от любых входных портов и от любых регистров в модуле.

- Любые входные порты, от которых зависит функция состояния считаются частью входного символа.
- Любые регистры, от которых зависит функция состояния считаются частью символа состояния.
- По сигналу сброса процесс, реализующий функцию состояния должен перевести автомат в начальное состояние ST0.
- Процесс, реализующий функцию выхода, при помощи логических или арифметических операций. При этом:
  - Считается, что новый символ подаётся на выходные порты каждый такт.
  - Функция выхода может зависеть от любых входных портов (*если это автомат Мили*) и от любых регистров в модуле.
  - Любые входные порты, от которых зависит функция выхода считаются частью входного символа (*если это автомат Мили*).
  - Любые регистры, от которых зависит функция выхода считаются частью символа состояния.