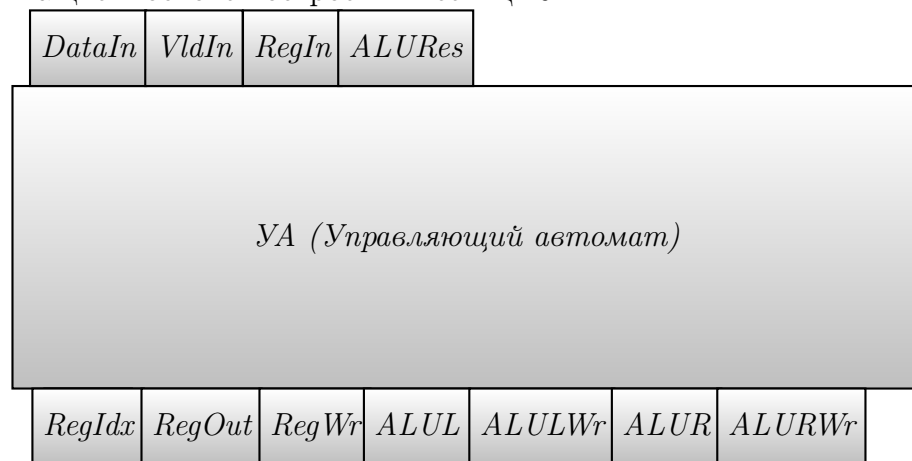


Пример управляющего автомата 8-битного процессора без конвейерного исполнения команд

Далее дано схематичное описание структуры управляющего автомата 8-битного центрального процессора. Данный процессор может адресовать память команд размером в 256 байт и имеет 256 регистров общего назначения. Данный управляющий автомат не позволяет процессору читать данные из ОЗУ (только команды), он не сбалансирован (256 регистров - многовато, при такой-то ОЗУ). Кроме того, процессор, управляемый данным автоматом не будет тьюринг полным. Несмотря на это данная схема в общих чертах демонстрирует принципы логику, лежащие в основе построения всех ЦПУ.



Блок УА (Управляющий автомат). Вид снаружи. Также, иногда, называется устройством управления. (Сверху входные порты, а снизу выходные)

Addr	Порт адреса ОЗУ
DataIn	Порт данных ОЗУ
VldIn	Флаг валидности ОЗУ
RegIn	Входной порт РОН
RegOut	Выходной порт РОН
RegWr	Флаг записи РОН
ALUL	Левый аргумент АЛУ
ALULWr	Флаг записи левого аргумента АЛУ
ALUR	Правый аргумент АЛУ
ALURWr	Флаг записи правого аргумента АЛУ
ALURes	Результат АЛУ

<i>StateEnum</i>	<i>ST</i>
<i>reg[7:0]</i>	<i>IP</i>
<i>reg[7:0]</i>	<i>OC</i>
<i>reg[7:0]</i>	<i>LA</i>
<i>reg[7:0]</i>	<i>RA</i>

- ST - State (Состояние управляющего автомата)
- IP - Instruction Pointer (Указатель на адрес инструкции в памяти)
- OC - Operation Code (Код текущей операции)
- LA - Left Argument (Левый аргумент)
- RA - Right Argument (Правый аргумент)

Внутренние регистры ЦПУ

- movrc - Копирование константы в регистр (Regs[LeftArg] = RightArg)
- addr - Прибавить регистр к регистру (Regs[LeftArg] += Regs[RightArg])
- farjmp - Дальний переход. (IP = LeftArg)

Коды операций

